

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-095628

(43)Date of publication of application : 16.04.1993

(51)Int.Cl.

H02J 1/02

H03H 11/04

(21)Application number : 03-276447

(71)Applicant : NEC CORP

(22)Date of filing : 30.09.1991

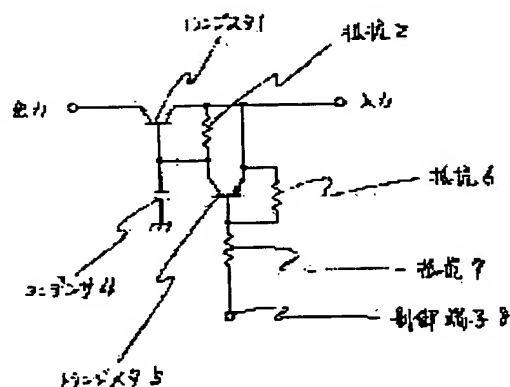
(72)Inventor : YOKOTA EIJI

(54) RIPPLE FILTER

(57)Abstract:

PURPOSE: To shorten the period of time until the output voltage in a ripple filter is stabilized.

CONSTITUTION: An apparatus is equipped with a transistor 1 of which collector and emitter are used as input and output respectively, a resistance 2 connected between collector and base, a capacitor 4 connected between base and GND, and a switching circuit connected between the collector and base of the transistor and turned ON and OFF by a control signal. This switching circuit is composed of e.g. a transistor 5 with a base, to which the control signal is inputted, and with a collector and emitter connected between the collector and base of the transistor.



LEGAL STATUS

[Date of request for examination]

14.07.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2874407

[Date of registration]

14.01.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-95628

(43)公開日 平成5年(1993)4月16日

(51)Int.Cl.⁵

H 0 2 J 1/02

H 0 3 H 11/04

識別記号

庁内整理番号

7373-5G

L 8221-5J

F I

技術表示箇所

審査請求 未請求 請求項の数2(全 4 頁)

(21)出願番号 特願平3-276447

(22)出願日 平成3年(1991)9月30日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 横田 英次

東京都港区芝五丁目7番1号 日本電気株式会社内

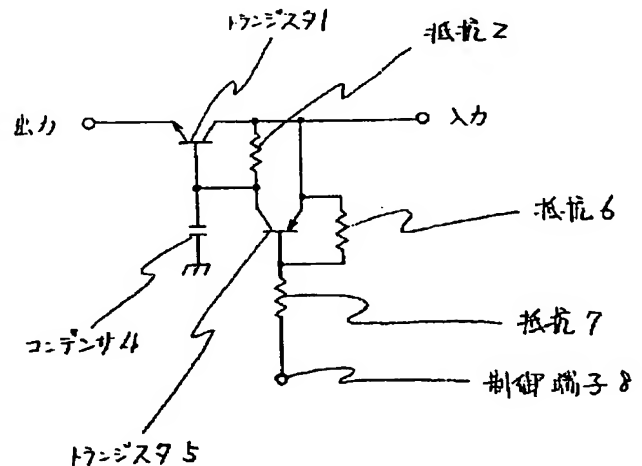
(74)代理人 弁理士 鈴木 章夫

(54)【発明の名称】 リップルフィルタ

(57)【要約】

【目的】 リップルフィルタにおける出力電圧が安定するまでの時間を短縮する。

【構成】 コレクタを入力とし、エミッタを出力としたトランジスタ1と、コレクタ・ベース間に接続された抵抗2と、ベース・GND間に接続されたコンデンサ4と、トランジスタのコレクタ・ベース間に接続されて制御信号によりオン・オフされるスイッチング回路を備える。このスイッチング回路は、例えば、ベースに制御信号が入力され、コレクタ、エミッタをトランジスタのコレクタ・ベース間に接続したトランジスタ5で構成される。



【特許請求の範囲】

【請求項 1】 コレクタを入力とし、エミッタを出力としたトランジスタと、コレクタベース間に後続された抵抗と、ベース・GND間に接続されたコンデンサとから成る電源リップル除去用のリップルフィルタにおいて、前記トランジスタのコレクタ・ベース間に制御信号によりオン・オフされるスイッチング回路を備えたことを特徴とするリップルフィルタ。

【請求項 2】 スwitchング回路は、ベースに制御信号が入力され、コレクタ、エミッタが前記トランジスタのコレクタ・ベースに接続されたトランジスタで構成される請求項 1 のリップルフィルタ。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は電源用リップルフィルタに関し、特に携帯無線機の電源に用いて好適なリップルフィルタに関する。

【0002】

【従来の技術】 従来のこの種のリップルフィルタの一例を図 3 に示す。同図のように、コレクタを入力としエミッタを出力とした NPN 形トランジスタ 1 と、コレクタ・ベース間に接続された抵抗 2 と、コレクタにアノードが接続されベースにカソードが接続されたダイオード 3 と、ベース・GND間に接続されたコンデンサ 4 とを有している。

【0003】 このリップルフィルタでは、入力端に電源電圧が入力されると、この電圧よりもダイオード 3 での電圧降下分だけ低い電圧がトランジスタ 1 のベースに印加される。これにより、トランジスタ 1 が導通し、ベースに印加される電圧よりもトランジスタ 1 のベース・エミッタ間電圧だけ低い電圧がトランジスタ 1 のエミッタに出力される。一方、トランジスタ 1 のエミッタ電流と直流電流増幅率とから定まるベース電流により生じる抵抗 2 での電圧降下を、ダイオード 3 での電圧降下より小さくするように設計しておけば、抵抗 2 とコンデンサ 4 とから定まる時間定数により、時間の経過と共に入力電源電圧よりも抵抗 2 での電圧降下分だけ低くなるまで、ベース電圧は上昇し続ける。これに従い、出力される電圧も上昇し続ける。

【0004】 したがって、入力端に電源電圧が加えられた場合、瞬時に入力電源電圧よりもダイオード 3 の電圧降下分とトランジスタ 1 のベース・エミッタ間電圧分だけ低い電圧が出力され、更に時間経過に従い、入力電源電圧よりも抵抗 2 の電圧降下分とトランジスタ 1 のベース・エミッタ間電圧分だけ低い電圧になるまで出力電圧が上昇し続ける。そして、ある周波数成分のリップルを含んだ電源電圧が入力された場合には、抵抗 2 とコンデンサ 4 とにより 1 次の RC フィルタとして動作するため、リップルが除法される。

【0005】

【発明が解決しようとする課題】 この従来のリップルフィルタでは、ダイオード 3 を用いていることにより出力電圧の瞬時の立ち上がりは速いが、抵抗 2 とコンデンサ 4 による時間定数のために、安定となるまでには時間がかかる。又、抵抗 2 での電圧降下を下げることにより、出力電圧を高くしようとした場合にダイオード 3 の電圧降下との差が広がるため、安定となるまでの時間が更にかかるという問題点がある。本発明の目的は、出力電圧が安定するまでの時間を短縮したリップルフィルタを提供することにある。

【0006】

【課題を解決するための手段】 本発明のリップルフィルタは、コレクタを入力とし、エミッタを出力としたトランジスタと、コレクタ・ベース間に接続された抵抗と、ベース・GND間に接続されたコンデンサと、トランジスタのコレクタ・ベース間に接続されて制御信号によりオン・オフされるスイッチング回路を備えている。このスイッチング回路は、例えば、ベースに制御信号が入力され、コレクタ、エミッタをトランジスタのコレクタ・ベース間に接続したトランジスタで構成される。

【0007】

【作用】 本発明によれば、スイッチング回路でトランジスタのコレクタ・ベース間を導通、遮断することで、出力電圧が安定するまでの時間を短縮することが可能となる。

【0008】

【実施例】 次に本発明について図面を参照して説明する。図 1 は本発明の一実施例の回路図である。同図において、コレクタを入力とし、エミッタを出力とした NPN 形トランジスタ 1 と、コレクタ・ベース間に後続された抵抗 2 と、ベース・GND間に接続されたコンデンサ 4 と、前記トランジスタ 1 のコレクタ・ベース間に制御信号によりオン・オフされるスイッチング回路とで構成される。このスイッチング回路は、PNP 形トランジスタ 5 と、抵抗 6、7 とで構成され、制御端子 8 に印加される電位によってトランジスタ 5 がオン・オフ制御される。

【0009】 この構成によれば、制御端子 8 は、リップルフィルタの出力電圧を急速に立ち上げるためにフィルタ動作をオフとする時には、トランジスタ 5 のコレクタ・エミッタ間が導通となるように接地される。一方、フィルタ動作をオンとする時には、トランジスタ 5 のコレクタ・エミッタ間が遮断となるように開放される。電源電圧が入力され、この時制御端子 8 が接地されていると、トランジスタ 5 は導通状態となりトランジスタ 5 を介して入力電圧がそのままトランジスタ 1 のベースに加えられる。これにより NPN 形であるトランジスタ 1 は導通し、ベース電圧である入力電圧よりもトランジスタ 1 のベース・エミッタ間電圧の分だけ低い電圧が出力される。

【0010】続いて、制御端子8が接地から開放になると、トランジスタ5は遮断となるためベース電流は抵抗2を介して流れ、トランジスタ1のベース電圧が入力電圧よりも抵抗2での電圧降下分だけ低い電圧となるまでコンデンサ4は放電する。これに従い、出力電圧は入力電圧よりも抵抗2での電圧降下分とトランジスタ1のエミッタ・ベース間電圧分だけ低い電圧となるまで低下して安定する。またこの時ベース電流が抵抗2を介して流れるため、抵抗2とコンデンサ4とで1次のRCフィルタとして動作し、入力電源に含まれているリップルを除去する。

【0011】以上説明した動作を入力電圧5Vの時を例にとって示す。図2は本発明の回路での入力、制御端子8、出力のタイミングチャートであり、図4は従来回路での入力、出力のタイミングチャートである。尚、前記実施例では接地方式はマイナス接地、トランジスタ1はNPN形、トランジスタ5はPNP形として説明したが、プラス接地で、トランジスタ1がPNP形、トランジスタ5がNPN形であっても同様な効果が得られる。

【0012】

【発明の効果】以上説明したように本発明は、スイッチング回路を備えたことにより出力電圧が安定になるまでの時間が短縮出来る。また、出力電圧を高くするためにベース電流を減らした場合、スイッチング回路の切り切り前後での電圧差となる抵抗での電圧降下が減少するので、更に出力電圧が安定になるまでの時間が短縮出来る。

【図面の簡単な説明】

【図1】本発明の一実施例の回路図である。

【図2】図1の回路におけるタイミングチャートである。

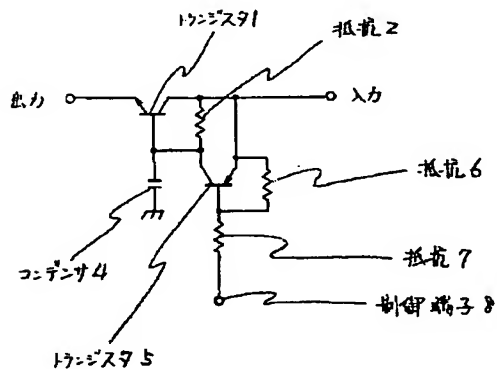
【図3】従来回路の一例の回路図である。

【図4】図2の回路におけるタイミングチャートである。

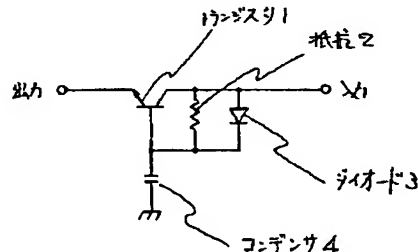
【符号の説明】

- 1 トランジスタ
- 2 抵抗
- 4 コンデンサ
- 5 トランジスタ（スイッチング回路）
- 8 制御端子

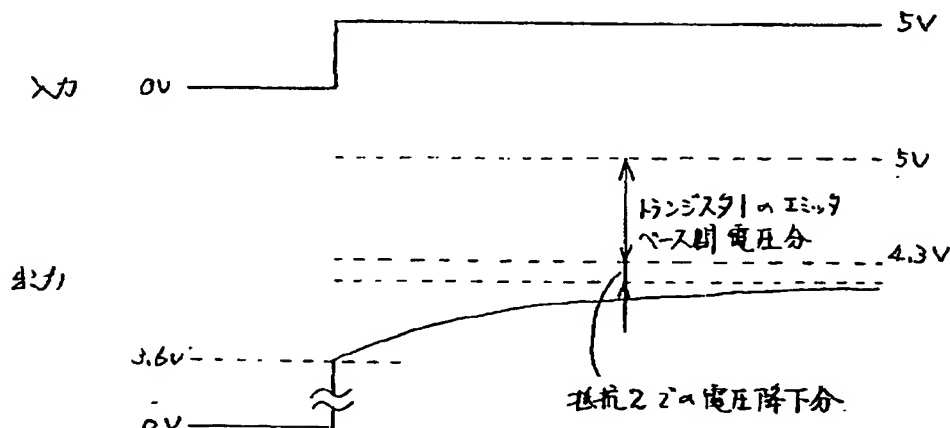
【図1】



【図3】



【図4】



【図2】

